

(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開昭59-6611

(43) 公開日 昭和59年(1984)1月13日

(51) Int. Cl. <sup>8</sup>

H03H 9/25

識別記号

庁内整理番号

F I

技術表示箇所

審査請求 \*

(全5頁)

(21) 出願番号 特願昭57-115659

(22) 出願日 昭和57年(1982)7月2日

(71) 出願人 999999999

クラリオン株式会社

\*

(72) 発明者 \*

\*

(54) 【発明の名称】 弾性表面波装置

(57) 【要約】 本公報は電子出願前の出願データであるため要約のデータは記録されません。

## 【特許請求の範囲】

- 1、弾性体基板上に圧電薄膜が設けられて成る圧電性基板の一部にトランスジューサおよび整合回路を有する弾性表面波装置において、上記圧電薄膜上にあるいは圧電薄膜と弾性体基板間に導電薄膜が設けられ、上記整合回路がこの導電薄膜を構成要件とすることを特徴とする弾性表面波装置。
- 2、上記整合回路が上記導電薄膜を構成要件とする容量性等価素子および誘導性等価素子の少くとも一方を含むことを特徴とする特許請求の範囲第1項記載の弾性表面波装置。 10
- 3、上記容量性等価素子が上記圧電薄膜上および圧電薄膜と弾性体基板間に各々設けられた導電薄膜の一方の導電薄膜と圧電薄膜およびこの圧電薄膜を弁して少くとも上記導電薄膜のパターンに対向した部分に設けられた他方の導電薄膜とから構成されることを特徴とする特許請求の範囲第2項記載の弾性表面波装置。
- 4、上記誘導性等価素子が上記導電薄膜および少くともこの導電薄膜の一部表面を覆うように設けられた磁性体膜から構成されることを特徴とする特許請求の範囲第2項記載の弾性表面波装置。 20
- 5、上記誘導性等価素子がコイル状に立体的に設けられた導電薄膜およびこの導電薄膜のコイルの芯となるように設けられた磁性体膜から構成されることを特徴とする特許請求の範囲第2項記載の弾性表面波装置。
- 6、上記弾性体基板が半導体材料から成ることを特徴とする特許請求の範囲第1項乃至第5項のいずれかに記載の弾性表面波装置。

⑩ 日本国特許庁 (JP)  
 ⑫ 公開特許公報 (A)

⑪ 特許出願公開  
 昭59-6611

① Int. Cl.<sup>3</sup>  
 H 03 H 9/25

識別記号

庁内整理番号  
 Z 7232-5 J

③ 公開 昭和59年(1984)1月13日

発明の数 1  
 審査請求 未請求

(全 5 頁)

④ 弾性表面波装置

④ 特 願 昭57-115659  
 ④ 出 願 昭57(1982)7月2日  
 ④ 発 明 者 新美順夫  
 東京都文京区白山5丁目35番2  
 号クラリオン株式会社内  
 ④ 発 明 者 岡本猛  
 東京都文京区白山5丁目35番2

号クラリオン株式会社内  
 ④ 発 明 者 皆川昭一  
 東京都文京区白山5丁目35番2  
 号クラリオン株式会社内  
 ④ 出 願 人 クラリオン株式会社  
 東京都文京区白山5丁目35番2  
 号  
 ④ 代 理 人 弁理士 永田武三郎

明 細 書

1. 発明の名称

弾性表面波装置

2. 特許請求の範囲

1. 弾性体基板の上に圧電薄膜が設けられて成る圧電性基板の一部にトランスジューサおよび整合回路を有する弾性表面波装置において、上記圧電薄膜上にあるいは圧電薄膜と弾性体基板間に導電薄膜が設けられ、上記整合回路がこの導電薄膜を構成要件とすることを特徴とする弾性表面波装置。

2. 上記整合回路が上記導電薄膜を構成要件とする容量性導電素子および誘導性導電素子の少くとも一方を含むことを特徴とする特許請求の範囲第1項記載の弾性表面波装置。

3. 上記容量性導電素子が上記圧電薄膜上および圧電薄膜と弾性体基板間に各々設けられた導電薄膜の一方の導電薄膜と圧電薄膜およびこの圧電薄膜を介して少くとも上記導電薄膜のペースンに付向した部分に設けられた他方の導電薄膜とから構成されることを特徴とする特許請求の範囲第1

2項記載の弾性表面波装置。

4. 上記誘導性導電素子が上記導電薄膜および少くともこの導電薄膜の一部に設けられ、設けられた磁性体膜から構成されることを特徴とする特許請求の範囲第2項記載の弾性表面波装置。

5. 上記誘導性導電素子がコイル状に立体的に設けられた導電薄膜およびこの導電薄膜のコイルの芯となるように設けられた磁性体膜から構成されることを特徴とする特許請求の範囲第2項記載の弾性表面波装置。

6. 上記弾性体基板が半導体材料から成ることを特徴とする特許請求の範囲第1項乃至第5項のいずれかに記載の弾性表面波装置。

3. 発明の詳細な説明

本発明は、共振素子上に弾性表面波素子およびこれに必要な整合回路を形成するようにした弾性表面波装置に関するものである。

水晶、LiNbO<sub>3</sub> (ニオブ酸リチウム) 等の圧電単結晶材料、圧電セラミックス材料、非圧電基板上に設けられた圧電薄膜材料等によつて弾性表面波

装置が製造されるが、この弾性表面波装置を回路部品として使用する際には外部回路との間に整合回路が必要となる。

第1図は弾性表面波装置を回路部品として用いる場合の従来の構成を示すもので、圧電性基板1上に入力用トランスジューサ2および出力用トランスジューサ3を備える弾性表面波装置4の入力端および出力端には各々整合回路5、6が接続され、各整合回路5、6には信号線7および負荷8が接続される。以上にかいて上記信号線7から整合回路5を介して入力用トランスジューサ2に配えられた電極信号は入力用トランスジューサ2によって弾性表面波に変換され、圧電性基板表面を伝播して出力用トランスジューサ3に到達するとこの出力用トランスジューサ3によって再び電極信号に変換され整合回路6を介して負荷8に伝えられる。この場合上記整合回路5、6は電極信号と弾性表面波信号相互の変換損失を低減させるために不可欠であり少くとも一万個には接続されるように製造される。

のである。以下図面を参照して本発明実施例を説明する。

第2図は本発明の一実施例による弾性表面波装置を示す斜視図で、9は圧電性基板上に弾性体基板10、この上に設けられた導電薄膜11およびこの上に設けられた比電薄膜12とから構成され、この圧電性基板9の最上層である上記圧電薄膜12上には導電薄膜11による矩形パターン13およびストリップライン14が形成される。なお7は信号線、 $Y_g$ は信号線内部アドミタンス、 $a$ 、 $b$ は信号線7の幅である。

第3図は第2図の等価回路を示すもので、 $L$ は上記ストリップライン14によって構成されたインダクタンス（誘導性等価素子）、 $C$ は矩形パターン13、圧電薄膜12および導電薄膜11とによって構成されたキャパシタンス（容量性等価素子）である。また $G_0$ 、 $B$ はそれぞれ入力用トランスジューサ2の放射コンダクタンスおよび放射サセプタンスと電極指間容量によるサセプタンスの和を示している。但し図中 $a$ 、 $b$ から右側を見た時

# 特開昭59-6611 (2)

ここで上記整合回路5、6はコイル等の誘導性等価素子、コンデンサ等の容量性等価素子等の独立した部品を用いて構成されるが、これら部品による整合回路部分の容積は弾性表面波装置自身の積比比べて大きくかつしうの回路部品としての弾性表面波装置の寸法は結果的に大きくなつてしまふ。また整合回路は上記コイルやコンデンサ等の独立部品を必要とするので部品点数が増加し、さらにこれら部品を組み込むための工程が必要となる。さらにまた部品組み込み後に整合回路を調整するための工程を必要とするために、総じてコストアップは避けられなかつた。

本発明は以上の問題に對処してなされたもので、弾性体基板上に圧電薄膜が設けられて成る圧電性基板の一部にトランスジューサおよび整合回路を有する弾性表面波装置において、上記圧電薄膜上にあるいは圧電薄膜と弾性体基板間の導電薄膜を設け、この導電薄膜を上記整合回路の構成要件となるように構成して従来の欠点を除去するようにした弾性表面波装置を提供することを目的とするも

のアドミタンスを $Y_0$ とすると、上記インダクタンス $L$ およびキャパシタンス $C$ の値を適切に調整することにより、弾性表面波素子と外部回路との整合条件 $Y_0 = Y_g$ を満たすことができる。

上記インダクタンス $L$ およびキャパシタンス $C$ の調整は、圧電薄膜12上に導電薄膜11によるストリップライン14を形成する時最適のマスクパターンを設計し、フォトリソグラフィー技術を利用することにより容易に行うことができる。またこのストリップライン14および矩形パターン13の形成は上記入力用トランスジューサ2と同時に行うことができる。

したがって上記ストリップライン14および矩形パターン13を弾性表面波素子に對してインダクタンス $L$ およびキャパシタンス $C$ を有する整合回路として動作させることができる。この場合インダクタンス $L$ は上記ストリップライン14によって構成され、キャパシタンス $C$ は矩形パターン13、圧電薄膜12および導電薄膜11とによって構成される。なお第2図の断面においては特に弾性体

図成要素を入力用トランジスタを含む入力側のみを示したが、出力用トランジスタ3を含む出力側に対しても同様に適用することができる。

第4図は本発明の他の実施例を示すもので、導電薄膜11による矩形パターン13およびストリップライン14を圧電薄膜12と弾性体基板10間に形成し、導電薄膜11を圧電薄膜12上に形成した構造を示すものである。本実施例構造によつても第2図の構造の場合と同様な効果を得ることができる。

また整合回路のインダクタンスを構成する上記ストリップライン14の形状は、第5図および第6図のようなスパイラルパターンを選ぶことができ、あるいは第7図のようにボンディング用ワイヤ15でつて成すこともできる。

第8図(a)、(b)は本発明のその他の実施例を示すもので特にインダクタンスを構成するための構造を示し、圧電性基板10にストリップライン14を形成しこのストリップライン14の端面を縦

る。次に第10図例のようなパターンBを有するマスクBを用いることにより、上記導電層14a上に第11図例のような上記パターンCに基づき磁性体膜16を形成する。続いて第10図例のようなパターンCを有するマスクCを用いることにより、上記磁性体膜16上に上記導電層14aと連続されるように第11図例のような上記パターンCに基づきストリップライン14の上側に位置する導電層14bを形成する。以上によつて第9図の有心ソレノイド型インダクタンスを構成することができる。

前記弾性体基板10としてシリコン、ガリウム砒素( $\text{GaAs}$ )、 $\text{SiO}_2$ - $\text{Ga-Sapphire}$ 等の半導体材料を用いることができ、また圧電薄膜12としては酸化亜鉛( $\text{ZnO}$ )、強化アルミニウム( $\text{AlN}$ )等を用いることができる。上記半導体基板表面の少くとも前記矩形パターン13に相当した部分に低抵抗層を形成することにより、この低抵抗層をキャパシタンスCの一方の電極として働かせることができる。

## 特開昭59-6611(3)

ように磁性体膜16を形成した構造を提供するものである。

第9図(a)、(b)は本発明のその他の実施例を示すもので、立体的なコイル状のストリップライン14を形成し、Cのコイルの中心となるように磁性体膜16を形成することにより有心ソレノイド型のインダクタンスを構成するようにしたものである。以上の実施例構造のようによりストリップライン14単独でなく磁性体膜16と組み合わせるインダクタンスを構成することにより、その値を大幅に増加させることができる。次に第9図の構造の製造の一例を説明する。

第10図(a)、(b)、(c)は第9図の構造を製造する場合に用いられるマスクを示すもので、これらマスクを順次用いることにより第11図(a)、(b)、(c)のようなパターンが順次圧電性基板10上に重ね合わされる。先ず第10図(a)のようなパターンAを有するマスクAを用いることにより、導電層14に第11図(a)のような上記パターンCに基づきストリップライン14の下側に位置する導電層14aを形成す

上記のように特に(圧電薄膜/半導体基板)構造にすることにより、半導体基板上にIC、LSI等の電子回路素子と弾性表面成要素とを集積化することが可能となる。

なお本発明例で示したキャパシタンスを構成するための矩形パターン、導電薄膜形状、圧電薄膜および絶縁薄膜の厚さ等、あるいはインダクタンスを構成するためのストリップラインの形状等は一例を示したものであり、何らこれに限定されることなく目的、用途等に応じてその他の任意の条件を選択できるものである。

また整合回路を構成するキャパシタンス(容量性等価素子)およびインダクタンス(誘導性等価素子)は、常に両者が関わっている必要はなく(少くともいずれか一方のみが関わっているだけでも)目的を達成することができる。

以上説明して明らかなように本発明によれば、弾性体基板上に圧電薄膜が設けられて居る圧電性基板の一部にトランジスタおよび整合回路を有する弾性表面成要素を設けて、上記圧電薄膜上

にあるいは圧電薄膜と昇圧回路間に導電薄膜を設け、この導電薄膜を上記整合回路の構成要件となるように構成したものであるから、従来欠点を除去することが出来る。

すなわち、共通の圧電性基板上に弾性膜を成長  
 させ、つぎにこれを必要な整合回路が形成されるので  
 小型な弾性振動変換素子を実現することができ、  
 これに伴い整合回路の部品点数を低減することが  
 でき、また整合回路の組立は不要となるので製造  
 工程を少くすることができ、さらに整合回路は  
 予め最適条件に設計されて弾性膜成長装置と一体  
 のしくみとされるので調整作業を不要となすこと

よつてコストダウンを計ることができるので、  
 高い弾性表面張力値を得ることができる。

#### 4. 図面の簡単な説明

第 1 図は従来例を示す構成図、第 2 図は本発明実施例を示す概略斜視図、第 3 図は本発明を説明するための等価回路、第 4 図は本発明実施例を示す概略透視図、第 5 図乃至第 7 図はいずれも本発明

時間 59-6611 (4)

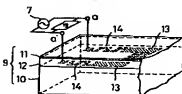
別実施例を示す概略上面図、第 8 図(a)、(b)および第 9 図(a)、(b)はそれぞれ本発明実施例を示す上面図および断面図、第 10 図(a)~(c)および第 11 図(a)~(c)はそれぞれ本発明実施例を示す上面図である。

2…入力用トランジューサ、3…出力用トランジューサ、7…信号線、9…圧電性基板、10…弾性体高梁、11、13、14、14a、14b…共振薄膜、12…圧電薄膜、15…ボンディング用ワイヤ、16…磁性体膜。

特許出人 クラリオン株式会社

代理人 弗羅士 永 用 沈 三 郎

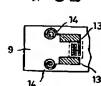
第4圖



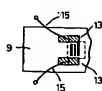
第 5 图



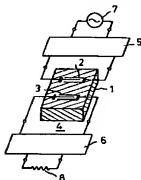
第 6 图



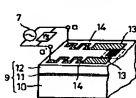
第 7 圖



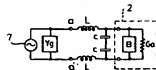
第一圖



第 2 圖



第 3 圖



特開昭59-6611 (5)

第8图

(a)

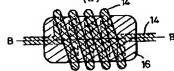


(b)



第9图

(a)

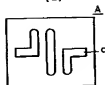


(b)

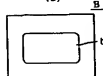


第10图

(a)



(b)

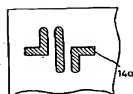


(c)

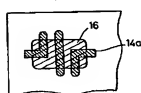


第11图

(a)



(b)



(c)

